

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-206435

(43)Date of publication of application : 28.07.2000

(51)Int.Cl.

G02B 26/10
H01S 5/0683
H04N 1/113

(21)Application number : 11-007673

(71)Applicant : ASAHI OPTICAL CO LTD

(22)Date of filing : 14.01.1999

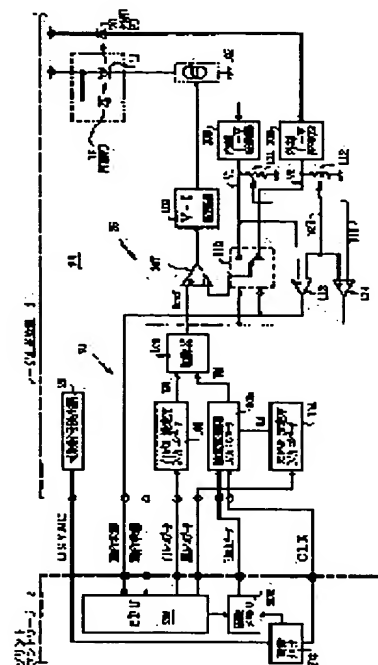
(72)Inventor : SUDA TADAAKI

(54) SEMICONDUCTOR LASER DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a semiconductor laser (LD) from deteriorating by preventing a current from being excessively supplied to the LD in a laser device constituted, so that a laser beam emitted from the LD is received by an internal photodiode(PD) or an external PD and the intensity of the laser beam emitted from the LD is controlled to be fed back, based on the light receiving output of the PD.

SOLUTION: This semiconductor laser device is provided with current control circuits 101 and 102 for controlling the current supplied to the LD, first output control circuits 108 and 111 for controlling the actions of the control circuits 101 and 102 based on the light receiving output of the internal PD 12, second output control circuits 109 and 112 controlling the actions of the control circuits 101 and 102 based on the light receiving output of the external PD 20, means 113 and 114 which decide abnormality of either the PDs based on the light receiving outputs of the PD 12 and the PD 20 and a selection means 110 selecting either of the first and the second output control circuits, based on the decision result of the abnormality.



LEGAL STATUS

[Date of request for examination]

17.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-206435

(P2000-206435A)

(43)公開日 平成12年7月28日(2000.7.28)

(51)Int.Cl.⁷

識別記号

F I

ターミナル* (参考)

G 0 2 B 26/10

G 0 2 B 26/10

Z 2 H 0 4 5

H 0 1 S 5/0683

H 0 1 S 3/18

6 3 7 5 C 0 7 2

H 0 4 N 1/113

H 0 4 N 1/04

1 0 4 Z 5 F 0 7 3

審査請求 未請求 請求項の数7 O L (全 13 頁)

(21)出願番号

特願平11-7673

(22)出願日

平成11年1月14日(1999.1.14)

(71)出願人 000000527

旭光学工業株式会社

東京都板橋区前野町2丁目36番9号

(72)発明者 須田 忠明

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(74)代理人 100081433

弁理士 鈴木 章夫

Fターム(参考) 2H045 AA01 CA63 CB41 DA41

5C072 AA03 BA13 CA06 CA12 CA18

HA02 HA13 RA10 UA11 UA13

UA20 XA04

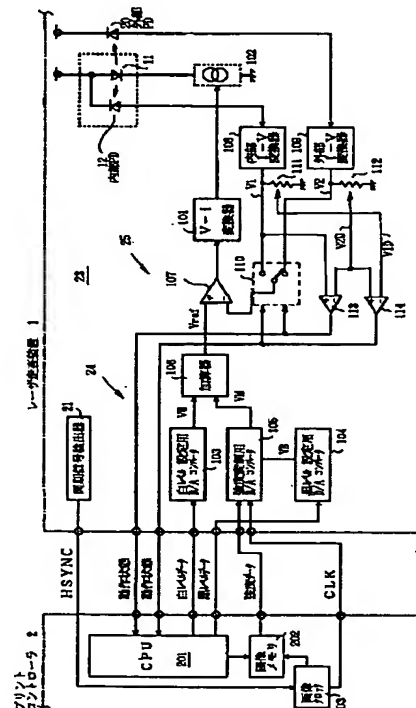
5F073 FA01 GA02 GA12 GA32 GA33

(54)【発明の名称】 半導体レーザ装置

(57)【要約】 (修正有)

【課題】 半導体レーザ(LD)で発光されたレーザ光を内部フォトダイオード(PD)又は外部PDで受光し、その受光出力に基づいてLDの発光強度をフィードバック制御するレーザ装置において、LDに供給する電流の過大となることを防止してLDの劣化を防止する。

【解決手段】 LDに供給する電流を制御するための電流制御回路101、102と、内部PD12の受光出力に基づいて電流制御回路の動作を制御する第1の出力制御回路108、111と、外部PD20の受光出力に基づいて前記電流制御回路の動作を制御する第2の出力制御回路109、112と、内部PD12の受光出力と外部PD20の受光出力とに基づいて、いずれか一方のPDの異常を判定する手段113、114と、異常の判定結果に基づいて第1又は第2のいずれか一方の出力制御回路を選択して電流制御回路の制御を行う選択手段110とを備える。



【特許請求の範囲】

【請求項1】 発光した光をモニタする内部受光素子を有する半導体レーザと、前記半導体レーザで発光した光を受光する外部受光素子と、前記半導体レーザに供給する電流を制御するための電流制御回路と、前記内部受光素子の受光出力に基づいて前記電流制御回路の動作を制御する第1の出力制御回路と、前記外部受光素子の受光出力に基づいて前記電流制御回路の動作を制御する第2の出力制御回路と、前記内部受光素子の受光出力と前記外部受光素子の受光出力とに基づいて、いずれか一方の受光素子の異常を判定する手段と、前記異常の判定結果に基づいて前記第1又は第2のいずれか一方の出力制御回路を選択して前記電流制御回路の制御を行う選択手段と、前記異常の判定結果に基づいて前記半導体レーザへの電流供給を停止する手段とを備えることを特徴とする半導体レーザ装置。

【請求項2】 前記選択手段は、一方の受光素子の異常を検出したときに、他方の受光素子を選択し、当該他方の受光素子による出力制御回路での出力制御を実行する請求項1に記載の半導体レーザ装置。

【請求項3】 前記受光素子の異常を判定する手段は、前記内部受光素子の出力電圧を分圧する第1の分圧手段と、前記外部受光素子の出力電圧を分圧する第2の分圧手段とを備え、前記内部受光素子の出力電圧又は前記外部受光素子の出力電圧、前記第1の分圧手段で分圧された電圧、前記第2の分圧手段で分圧された電圧の大小関係に基づいて前記受光素子の異常判定を行う請求項1又は2に記載の半導体レーザ装置。

【請求項4】 前記受光素子の異常を判定する手段は、前記内部受光素子の出力電圧と、前記外部受光素子の出力電圧の一方の電圧にマージン電圧を加えた電圧と、他方の出力電圧との大小関係に基づいて前記受光素子の異常判定を行う請求項1又は2に記載の半導体レーザ装置。

【請求項5】 前記内部受光素子を備える半導体レーザと、前記外部受光素子と、前記第1出力制御回路と、前記第2出力制御回路とを備えるレーザ走査装置と、前記レーザ走査装置に対して前記レーザ光を描画するための描画データを出力するプリントコントローラとを備え、前記受光素子の異常を判定する手段は、前記レーザ走査装置に設けられる請求項3に記載の半導体レーザ装置。

【請求項6】 前記内部受光素子を備える半導体レーザと、前記外部受光素子と、前記第1出力制御回路と、前記第2出力制御回路とを備えるレーザ走査装置と、前記レーザ走査装置に対して前記レーザ光を描画するための描画データを出力するプリントコントローラとを備え、前記フォトダイオードの異常を判定する手段は、前記プリントコントローラに設けられる請求項4に記載の半導体レーザ装置。

【請求項7】 前記レーザ走査装置は、前記半導体レー

ザで発光されるレーザ光の発光強度を制御するための変調手段と、前記半導体レーザから出射される前記レーザ光を感光面に対して主走査するための主走査手段と、前記感光面を前記主走査の方向と垂直な方向に移動させる副走査手段を備え、前記プリントコントローラは、前記変調手段に対して描画するパターンの発光強度を制御するための描画データを出力する画像メモリと、前記画像メモリを制御するとともに、判定された異常の状態に対応して少なくとも前記半導体レーザへの電流供給を停止する制御を行うCPU（中央処理装置）を備える請求項1ないし6のいずれかに記載の半導体レーザ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体レーザを光源とするレーザ走査装置等の半導体レーザ装置に関し、特に半導体レーザに供給される過大電流を防止して半導体レーザを保護するための保護機能を有する半導体レーザ装置に関する。

【0002】

【従来の技術】 半導体レーザ（以下、LDと記す）を光源とするLD走査装置では、均一な画像パターンを形成するためには光強度を一定に保持することが必要であり、そのためにLDの発光出力を制御するためのAPC（Auto Power Control）回路が提案されている。このAPC回路では、LDで発光した光をフォトダイオード等の受光素子（以下、PDと略称する）で受光し、このPDで受光して得られる出力電圧を基準電圧と比較し、その比較結果に基づいてLDに通流する発光用の電流をフィードバック制御してPDの出力電圧を基準電圧と一定の関係になるようにLDの発光を制御することで、結果としてLDの光強度を一定に制御することが可能となる。このようなAPC回路を構成する場合、従来ではLDのパッケージ内に一体に組み込まれているモニタ用PDでLDで発光したレーザ光を受光し、その受光によって得られる受光出力を用いてAPCを行う内部PD方式が提案されている。しかしながら、この内部PD方式では、単にLDの光強度を一定に保持する上では有効であるが、モニタ用PDは走査用に利用されるレーザ光を出射するLDの一方の面と反対側の面から出射されるレーザ光を受光する構成であるため、実際の走査用のレーザ光とモニタ用レーザ光との光強度とに差が生じる場合には、光走査位置での光強度を所定の強度に制御することは困難であり、これを補正するための回路構成が複雑化することになる。

【0003】 このような問題に対し、実際にLDから出射されて光走査に用いられるレーザ光を受光するために、LDの外部に外部PDを配置し、この外部PDで受光して得られる電圧に基づいてAPC回路を構成する外部PD方式が提案されている。この外部PD方式では、実際に光走査に用いられるレーザ光の光強度に基づいて

A P Cを行うことが可能であるため、前記したモニタ用 P D、すなわち内部 P D 放棄のような問題が生じることは少なく、かつレーザ走査装置ないし A P C 回路の構成を簡略化する上で有効である。

【0004】

【発明が解決しようとする課題】しかしながら、従来の外部 P D 方式の A P C 回路では、L D と外部 P D との間の距離が長くなるために、両者間に空間が存在し、かつ両者間の光路も比較的に長くなる。そのため、光路上に異物や障害物が侵入される状態が生じ易く、これら異物や障害物によって L D の発光光が遮光されて外部 P D にまで到達せず、あるいは外部 P D で受光する光強度が低下されてしまう。このような状況になると、A P C 回路の前記した制御により、L D の発光強度を高めるべく、L D に供給する電流が増大され、過大電流となって L D が劣化し、あるいは L D が破損されることがあり、レーザ走査装置が正常に機能しなくなるという問題が生じるおそれがある。また、このような問題は、前記したような内部 P D 方式においても同様であり、L D のチップ内の端面が熱破損し、内部 P D の受光量と外部へ出力するレーザ光の光量の比率が変化される状態となったとき、特に内部 P D の受光量の比率が低下されたときに、外部に対するレーザ光の出力を増大するように L D の供給電流が過大電流となり、L D を劣化し、あるいは破損することになる。

【0005】本発明の目的は、外部 P D 方式の A P C 回路を備える L D 回路において、L D への過電流を防止して L D の劣化を防止することを可能にした L D 装置を提供することにある。

【0006】

【課題を解決するための手段】本発明は、内部 P D を有する L D と、前記 L D で発光した光を受光する外部 P D と、前記 L D に供給する電流を制御するための電流制御回路と、前記内部 P D の受光出力に基づいて前記電流制御回路の動作を制御する第 1 の出力制御回路と、前記外部 P D の受光出力に基づいて前記電流制御回路の動作を制御する第 2 の出力制御回路と、前記内部 P D の受光出力と前記外部 P D の受光出力とに基づいて、いずれか一方の P D の異常を判定する手段と、前記異常の判定結果に基づいて前記第 1 又は第 2 のいずれか一方の出力制御回路を選択して前記電流制御回路の制御を行う選択手段と、前記異常の判定結果に基づいて前記 L D への電流供給を停止する手段とを備える。ここで、前記選択手段は、一方の P D の異常を検出したときに、他方の P D を選択し、当該 P D による出力制御回路での出力制御を実行する構成とする。

【0007】ここで、前記 P D の異常を判定する手段として、第 1 の形態では、前記内部 P D の出力電圧を分圧する第 1 の分圧手段と、前記外部 P D の出力電圧を分圧する第 2 の分圧手段とを備え、前記内部 P D の出力電圧

又は前記外部 P D の出力電圧、前記第 1 の分圧手段で分圧された電圧、前記第 2 の分圧手段で分圧された電圧の大小関係に基づいて前記 P D の異常判定を行う構成とする。また、第 2 の形態では、前記内部 P D の出力電圧と、前記外部 P D の出力電圧の一方の電圧にマージン電圧を加えた電圧と、他方の出力電圧との大小関係に基づいて前記 P D の異常判定を行う構成とする。

【0008】本発明においては、内部 P D の異常、あるいは外部 P D の異常を適正に判定し、異常が生じていない側の P D を用いて L D の出力制御を行うとともに、その後においても L D の適正な出力制御が実現されない場合に、L D への電流供給を停止して、L D に過大電流が供給されることを未然に防止し、L D の破損を防止することを可能とする。

【0009】

【発明の実施の形態】次に、本発明の実施形態を図面を参照して説明する。図 1 は本発明にかかる L D 保護機能を備えた半導体レーザ装置として、レーザ走査装置に適用した実施形態の構成配置である。レーザ走査装置 1 は、内部 P D 1 2 を一体化した L D 1 1 で発光したレーザビーム L B をコリメートレンズ 1 3 で平行ビームにし、ビームスプリッタ 1 4、及びシリンドリカルレンズ 1 5 を透過した後、高速回転駆動されるポリゴンミラー 1 6 に投射する。そして、前記レーザビーム L B を前記ポリゴンミラー 1 6 の反射面で反射することによって主走査方向に偏向し、 $f \theta$ レンズ 1 7 を通して感光ドラム 1 8 の感光面に主走査する。また、前記感光ドラム 1 8 は主走査方向に回転軸 1 8 a を有しており、その回転軸 1 8 a の回りに回転駆動することで、前記レーザビーム L B を副走査し、所定のパターンを描画する。ここで、前記ビームスプリッタ 1 4 の一側位置には、当該ビームスプリッタ 1 4 によって分離されたレーザビームを集光レンズ 1 9 を介して受光する外部 P D 2 0 が配置されており、前記 L D 1 1 でのレーザ光の発光強度を検出するように構成されている。また、前記感光ドラム 1 8 の一側位置には、走査される前記レーザビームをミラー 2 2 を介して受光して水平同期信号 H S Y N C を出力する同期信号検出器としての同期 P D 2 1 が配置されている。さらに、前記 L D 1 1、内部 P D 1 2、外部 P D 2 0、同期 P D 2 1 等に接続されるレーザ回路 2 3 が設けられている。そして、前記レーザ走査装置 1 の前記レーザ回路 2 3 には、プリントコントローラ 2 が接続されており、前記レーザ走査装置 1 で描画する描画パターンデータを格納し、所要のタイミングでその描画パターンデータを前記レーザ走査装置 1 に入力させるように構成されている。

【0010】図 2 は前記レーザ走査装置 1 とプリントコントローラ 2 の、第 1 の実施形態の内部構成を示すブロック回路図である。前記プリントコントローラ 2 は、描画するパターンデータを格納する画像メモリ 2 0 2 を有

しており、後述する水平同期信号HSYNCに同期して画像クロック203から出力されるクロックCLKに基づいて、1主走査ライン毎にパターンデータの強度データを出力する。また、CPU201は、前記画像メモリ202を制御するとともに、前記レーザ走査装置1からの前記内部PD12及び外部PD20の各動作状態を示す内部動作状態信号と外部動作状態信号を入力し、これらの動作状態信号から得られる各PDの動作状態に基づいて前記レーザ走査装置1での描画濃度を設定する白レベルデータ、黒レベルデータを出力するように構成されている。

【0011】一方、前記レーザ走査装置1に備えられている前記LD11は、前記レーザ回路23によってその発光強度が制御され、この制御に基づいて前記画像メモリ202に格納されている描画パターンを均一化された濃度で描画するように発光が制御される。すなわち、前記レーザ回路23内には、前記LD11を発光して描画を行うために、前記プリントコントローラ2からのパターンデータに基づいて変調電圧を生成する変調回路部24と、前記内部PD12と外部PD20での受光出力に基づいて前記LD11の発光強度を制御するAPC回路部25を備えている。そして、前記LD11は、前記変調回路部24とAPC回路部25によって駆動されるV-I変換器101によって供給駆動電流源102が制御され、その制御された駆動電流に対応してその発光強度が制御されるように構成されている。

【0012】前記変調回路部24は、前記プリントコントローラ1から出力される白レベルデータをを入力する白レベル設定用D/Aコンバータ103と、同様に黒レベルデータをを入力する黒レベル設定用D/Aコンバータ104と、前記クロックCLKと強度データを入力し、クロックCLKに同期した描画レベルを出力する強度変調用D/Aコンバータ105と、前記白レベル設定用D/Aコンバータ103の出力と前記強度変調用D/Aコンバータ105の出力を加算する加算器106とを備えている。

【0013】前記変調回路部24では、図3に示すLDの電流-出力強度特性の、しきい値電流 I_{th} よりも若干高い電流 I_W を白レベルとし、この電流 I_W に対応する白レベルデータが、プリントコントローラ2から白レベル設定用D/Aコンバータ103に入力され、白レベル設定用D/Aコンバータ103はこの白レベルデータをD/A変換して白レベル電圧 V_W として出力する。同様に、前記電流-出力強度特性の最大電流に近い I_{max} よりも若干低い電流 I_B を黒レベルとし、この電流 I_B に対応する黒レベルデータがプリントコントローラ2から黒レベル設定用D/Aコンバータ104に入力され、黒レベル設定用D/Aコンバータ104はこの黒レベルデータをD/A変換して黒レベル電圧 V_B として出力し、この黒レベル電圧 V_B は、強度変調用D/Aコン

バータ105に入力する。強度変調用D/Aコンバータ105では、プリントコントローラ2からの階調化された描画パターンデータ、例えば1024階調の描画データと、前記黒レベル設定用D/Aコンバータ104からの電圧 V_B とを乗算することにより、その乗算結果を前記黒レベル電圧 V_B をフルスケールとする強度変調用電圧 V_M として出力する。そして、この強度変調用電圧 V_M と前記白レベル電圧 V_W とを加算器106において加算することで、前記白レベル電圧 V_W と黒レベル電圧 V_B との間を、前記描画パターンに基づいて階調化した描画電圧を得ることができ、この描画電圧を基準電圧 V_{ref} として出力する。この基準電圧 V_{ref} は、前記V-I変換器101の入力に接続されている第1コンパレータ107の正入力端に入力される。

【0014】一方、前記APC回路部25では、前記内部PD12がLD11のレーザ光を検出して出力する電流を入力とする内部I-V変換器108と、前記外部PD20がLDのレーザ光を検出して出力する電流を入力とする外部I-V変換器109を備えている。前記各I-V変換器108、109の出力端は、それぞれの出力電圧を選択するための選択スイッチ110の選択接点に接続されており、この選択スイッチ110で選択された側の電圧が前記第1コンパレータ107の負入力端に入力されるように構成されている。また、前記内部I-V変換器108で変換した電圧 V_1 を分圧するための第1可変抵抗器111と、前記外部I-V変換器109で変換した電圧 V_2 を分圧するための第2可変抵抗器112が設けられている。そして、前記内部I-V変換器108の出力電圧 V_1 と前記第2可変抵抗器111の分圧電圧 V_2D はそれぞれ第2コンパレータ113の正入力端、負入力端に入力され、前記第1可変抵抗器111の分圧電圧 V_1D と第2可変抵抗器112の分圧電圧 V_2D はそれぞれ第3コンパレータ114の負入力端、正入力端に入力されている。前記第2コンパレータ113の出力は、前記内部PD12の動作状態を示す内部動作状態信号として、また前記第3コンパレータ114の出力は、前記外部PD20の動作状態を示す外部動作状態信号として、それぞれ前記選択スイッチ110と、前記プリントコントローラ2に入力される。なお、前記内部PD12及び外部PD20が正常なときには、前記電圧 V_1 、 V_1D 、 V_2D の間には、 $V_1 > V_1D > V_2D$ の関係を満たすように、前記各可変抵抗器111、112を設定している。

【0015】以上の構成のレーザ走査装置では、プリント動作に際しては、プリントコントローラ2からの白レベルデータにより白レベル電圧 V_W が出力され、描画する像面上での最小パワーが決定される。また、黒レベルデータにより黒レベル電圧 V_B が出力され、この黒レベル電圧 V_B によって強度変調用D/Aコンバータ105のフルスケール電圧が設定される。そのため、前記白レ

ベル電圧 VW と、強度変調電圧 VM とを加算した描画電圧からなる前記基準電圧 $Vref$ は、例えば、強度変調用データに「0」を入れれば、 $Vref$ は白レベル電圧 VW になり、また最大値を入れれば黒レベル電圧 VB となる。そして、 $LD11$ が発光すると、内部 $PD12$ と外部 $PD20$ のそれぞれにおいて電流が発生し、内部 $I-V$ 変換器108に電圧 $V1$ が発生し、これと同時に外部 $I-V$ 変換器109に電圧 $V2$ が発生する。これを受けて、APC回路部25では、前記基準電圧 $Vref$ と、内部 $PD12$ 又は外部 $PD20$ の出力との関係が一定になるように $LD11$ の出力を制御する。

【0016】このAPC回路部25を含むレーザ走査装置1及びプリントコントローラ2の動作を、図4のフローチャートを用いて説明する。レーザ走査装置1において $LD11$ が発光し、出力されるレーザ光がポリゴンミラー16、 $f\theta$ レンズ17によって感光ドラム18に対して主走査され、かつ同期 $PD21$ がレーザ光を受光すると水平同期信号 $HSYNC$ を検出する(S101)。すると、変調回路部24ではプリントコントローラ2の画像メモリ202から強度変調用D/Aコンバータ105に強度データを読み込むとともに、CPU201から白レベル設定用D/Aコンバータ103及び黒レベル設定用D/Aコンバータ104にそれぞれ白レベルデータ及び黒レベルデータを読み込む(S102)。そして、白レベル設定用D/Aコンバータ103と強度設定用D/Aコンバータ105の各出力 VW 、 VM を受けて、加算器106では、前記した演算を行い、白レベル電圧 VW と、黒レベル電圧 VB から求めたフルスケール電圧とに基づいて、当該強度データに対応した基準電圧 $Vref$ を生成し、第1コンパレータ107の正入力端に入力する(S103)。一方、APC回路部25では、 $LD11$ の発光に伴い内部 $PD12$ と外部 $PD20$ のそれぞれで受光出力としての電流が発生し、内部 $I-V$ 変換器108に電圧 $V1$ が発生し、外部 $I-V$ 変換器109に電圧 $V2$ が発生する。

【0017】そして、第1可変抵抗器111と第2可変抵抗器112によって前記電圧 $V1$ により電圧 $V1D$ が発生され、前記電圧 $V2$ により電圧 $V2D$ が発生される。ここで、前記電圧 $V1$ 、 $V1D$ 、 $V2D$ の間には、 $V1 > V2D > V1D$ に設定されているため、正常時には第2コンパレータ113において $V1 > V2D$ が判定され(S109)、さらに第3コンパレータ114において、 $V2D > V1D$ が判定される(S110)ため、選択スイッチ107はその接続が外部 $PD20$ 側に切り替えられる(S111)。また、このとき、プリントコントローラ2には、内部PDと外部PDの各動作状態を示す信号としてそれぞれ「異常なし」が送信され、かつ「異常なしモード」に移行する(S112)。この「異常なしモード」では、図5(a)のフローチャートのステップS201において、前記ステップS102に戻さ

れる。そして、このとき選択スイッチ110は外部 $I-V$ 変換器109に接続されているため、前記電圧 $V2$ が第1コンパレータ107の負入力端に入力され、前記基準電圧 $Vref$ と比較される(S104)。そして、 $Vref > V2$ のときには、 $V-I$ 変換器101により LD 電流を増加し(S105)、 $LD11$ の発光強度を増加する(S106)。また、 $Vref < V2$ のときには、 $V-I$ 変換器101により LD 電流を減少し(S107)、 $LD11$ の発光強度を減少する(S108)。これにより、外部 $PD20$ に基づくAPC制御が実現され、 $LD11$ の発光強度を一定に保持することが可能となる。

【0018】ここで、前記ステップS109において、 $V1 > V2D$ を満たしていないときには、内部 $PD12$ が何らかの理由によって受光電流が低下されたことであると判定できるため、第2コンパレータ113の出力により、選択スイッチ110を外部 $I-V$ 変換器109に設定し、以降は外部 $PD20$ の受光に基づくAPC動作を行うようにする。そして、このときには、プリントコントローラ2に対する動作状態を示す信号として「内部PD異常」が送信され、かつ「内部PD異常モード」に移行する(S114)。この「内部PD異常モード」の動作を、図5(b)のフローチャートに示す。内部 $PD12$ に異常が生じる要因としては、 $LD11$ のチップ端面が熱破損し、内部 $PD12$ の受光量と外部へ出力するレーザ光の光量の比率が変化されたことが考えられる。そのため、プリントコントローラ2のCPU201からの強度データ出力を“0”にし(S301)、次いで白レベルデータ出力を“0”にし(S302)、さらに $LD11$ への電流供給を停止するとともにレーザ走査装置の動作を停止する(S303)。このとき、通常ではプリントコントローラ2に「内部PD異常」の表示を行う。したがって、その後に「内部PD異常」の表示に基づいて $LD11$ を交換し、前記した異常状態から正常状態に復帰されると(S304)、動作が再スタートされることになる(S305)。

【0019】また、前記ステップS110において、 $V2D > V1D$ を満たしていないときには、外部 $PD20$ が何らかの理由によって受光による電流が低下されたことであると判定できるため、第3コンパレータ114の出力により、選択スイッチ110を内部 $I-V$ 変換器108に設定し、以降は内部 $PD12$ の受光に基づくAPC動作を行うようにする。そして、このときには、プリントコントローラ2に動作状態を示す信号として「外部PD異常」が送信され、かつ「外部PD異常モード」に移行する。この「外部PD異常モード」では、図5

(b)に示したフローチャートのように、レーザ走査装置が調整中であるか否かを判定する(S306)。レーザ走査装置が調整中の場合には、作業者の手や工具等が $LD11$ と外部 $PD20$ との間の光路を遮断しているこ

とが要因となることがあるため、調整が終わるまでステップS306を繰り返す。調整中で無い場合には、前記した内部PD異常モードで説明したステップS301に移行する。

【0020】このように、この第1の実施形態のレーザ走査装置1及びプリントコントローラ2では、内部PD12の異常と、外部PD20の異常を直ちに検知した上で、LD11をオフしてレーザ走査装置1を停止させるため、内部PD12又は外部PD20のいずれが劣化された場合でも、APC回路部25での動作によってLD11に過大電流を供給することがなくなり、LD11の劣化ないし破損を防止することが可能になる。また、この場合、プリントコントローラ2では、内部PD12の異常と、外部PD20の異常を表示することにより、内部PD12と一体のLD11の交換、あるいは外部LD20の交換等の適切な対応をとることが可能になる。

【0021】なお、前記第1の実施形態では、内部PD12の出力電圧V1と、第1及び第2の変圧抵抗器111、112で分圧されて分圧電圧V1D、V2Dを比較して各PDの異常を判定しているが、外部PD20の出力電圧V2と、前記各分圧電圧V1D、V2Dを比較して異常を判定することも可能である。

【0022】図6は本発明のレーザ走査装置とプリントコントローラの第2の実施形態の内部構成を示すブロック図である。前記第1の実施形態では、内部PD12と外部PD20の異常をレーザ走査装置1で判定しているが、この第2の実施形態では内部PD12と外部PD20の異常をプリントコントローラ2で判定している。なお、図6において、第1の実施形態と等価な部分には同一符号を付してある。第1の実施形態と異なる構成は、レーザ走査装置1では、内部I-V変換器108の出力と、外部I-V変換器109の出力のそれぞれを分割するために第1の実施形態で設けられた変圧抵抗器111、112と、第2及び第3のコンパレータ113、114を省略した代わりに、前記各I-V変換器108、109の出力をA/D変換するA/Dコンバータ115、116を接続し、これらA/Dコンバータ115、116の出力をそれぞれ内部PD信号、外部PD信号として前記プリントコントローラ2のCPU201に入力し、このCPU201において内部PD12と外部PD20の異常を判定し、その判定結果により前記選択スイッチ110を選択動作するように構成している。

【0023】この第2の実施形態の構成のレーザ走査装置においても、前記したように、プリントコントローラ2からの白レベルデータにより白レベル電圧VWが出力され、描画する像面上での最小パワーが決定される。また、黒レベルデータにより黒レベル電圧VBが出力され、この黒レベル電圧によって強度変調用D/Aコンバータのフルスケール電圧が設定される。そのため、前記白レベル電圧VWと、強度変調電圧VMとを加算した描

画電圧からなる前記基準電圧Vrefは、例えば、強度変調用データに「0」を入れれば、Vrefは白レベル電圧VWになり、また最大値を入れれば黒レベル電圧VBとなる。そして、LD11が発光すると、内部PD12と外部PD20のそれぞれにおいて電流が発生し、内部I-V変換器108に電圧V1が発生し、これと同時に外部I-V変換器109に電圧V2が発生する。これを受けて、APC回路部25では、前記基準電圧Vrefと、内部PD12又は外部PD20の出力との関係が一定になるように動作してLD11の出力を制御する。

【0024】このAPC回路部を含むレーザ走査装置及びプリントコントローラの動作を、図7のフローチャートを用いて説明する。ステップS401からS403までは、第1の実施形態と同様であり、LD11が発光し、出力されるレーザ光がポリゴンミラー16、fθレンズ17によって主走査され、同期PD21がレーザ光を受光すると水平同期信号HSYNCを検出する(S401)。すると、変調回路部24ではプリントコントローラ2の画像メモリ202から強度変調用D/Aコンバータ105に強度データを読み込むとともに、CPU201から白レベル設定用D/Aコンバータ103及び黒レベル設定用D/Aコンバータ105にそれぞれ白レベルデータ及び黒レベルデータを読み込む(S402)。そして、白レベル設定用D/Aコンバータ103と強度設定用D/Aコンバータ105の各出力VW、VMを受けて、加算器106では、前記した演算を行い、白レベル電圧VWと、黒レベル電圧から求めたフルスケール電圧とに基づいて、当該強度データに対応した基準電圧Vrefを生成し、第1コンパレータ108の正入力端に入力する。一方、APC回路部25では、LD11の発光に伴い内部PD12と外部PD20のそれぞれで電流が発生し、内部I-V変換器108に電圧V1が発生し、外部I-V変換器109に電圧V2が発生する。

【0025】そして、前記電圧V1、V2はそれぞれA/Dコンバータ115、116によってデジタル化されて内部PDデータと外部PDデータとしてプリントコントローラ2のCPU201に入力される。CPU201では、内部PDデータDV1と外部PDデータDV2とを比較する。このとき、最初にステップS409では、DV1にマージンαを加えた値、DV1+αとDV2を比較し、正常時には、DV1+α>DV2と判定されるため、ステップS410に移行する。ステップS410では、逆にDV2にマージンβを加えた値、DV2+βとDV1を比較し、正常時には、DV2+β>DV1と判定されるため、スイッチ切替信号を出力し、選択スイッチ110を外部PD側に設定する(S411)。また、このとき、プリントコントローラ2は「異常なし」を出力し、かつ「異常なしモード」に移行する(S412)。この「異常なしモード」は第1の実施形態と同じであり、選択スイッチ110は外部I-V変換器1

09に接続されているため、前記電圧 V_2 が第1コンパレータ107の負入力端に入力され、前記基準電圧 V_{ref} と比較される(S404)。そして、 $V_{ref} > V_2$ のときには、 $V-I$ 変換器101によりLD電流を増加し(S405)、LD11の発光強度を増加する(S406)。また、 $V_{ref} < V_2$ のときには、 $V-I$ 変換器101によりLD電流を減少し(S407)、LD11の発光強度を減少する(S408)。これにより、外部PD20に基づくAPC制御が実現され、LD11の発光強度を一定に保持することが可能となる。

【0026】一方、前記ステップS409において、 $DV_1 + \alpha > DV_2$ を満たしていないときには、内部PD12が何らかの理由によって受光による電流が低下されたことであると判定できるため、CPU201はスイッチ切替信号により、選択スイッチ110を外部 $I-V$ 変換器109に設定し、以降は外部PD20の受光に基づくAPC動作を行うようにする。そして、このときには、プリントコントローラ2は「内部PD異常」を出力し(S413)、かつ「内部PD異常モード」に移行する(S414)。この「内部PD異常モード」の動作は第1の実施形態と同じであり、図5(b)に示したように、CPU201からの強度データ出力を“0”にし(S301)、次いで白レベルデータ出力を“0”にし(S302)、さらにLD11への電流供給を停止するとともにレーザ走査装置の動作を停止する(S303)。その後、プリントコントローラ2での「内部PD異常」の表示に基づいてLD11の交換等が行われ、異常状態一から復帰されると(S304)、再スタートされる(S305)。

【0027】また、前記ステップS410において、 $DV_2 + \beta > DV_1$ を満たしていないときには、外部PD20が何らかの理由によって受光による電流が低下されたことであると判定できるため、CPU201からのスイッチ切替信号により、選択スイッチ110を内部 $I-V$ 変換器108に設定し、以降は内部PD12の受光に基づくAPC動作を行うようにする。そして、このときには、プリントコントローラ2は「外部PD異常」を出力し(S415)、かつ「外部PD異常モード」に移行する(S416)。この「外部PD異常モード」についても第1の実施形態と同様であり、レーザ走査装置1が調整中であるか否かを判定する(S306)。レーザ走査装置が調整中の場合には、作業者の手や工具等がLDと外部PDとの間の光路を遮断していることが要因となることがあるため、調整が終わるまでステップS306を繰り返す。調整中でない場合には、前記したステップS301に移行する。

【0028】このように、第2の実施形態においても、内部PD12の異常と、外部PD20の異常を直ちに検知した上で、LD11をオフし、レーザ装置1を停止するため、APC動作によってLD11に過大電流を

供給することがなくなり、LD11の劣化ないし破損を防止することが可能になる。なお、この第2の実施形態では、内部PD12と外部PD20の異常をプリントコントローラ2のCPU201で行っているため、レーザ走査装置1には第1の実施形態で必要とされていた可変抵抗器や第2及び第3のコンパレータが不要となり、代わりにA/Dコンバータを設けるのみでよい。また、レーザ走査装置の構成を簡略化することが可能となる。また、第1の実施形態と同様に、プリントコントローラにおいて、内部PDの異常と、外部PDの異常を表示することも可能であり、これに基づいて内部PDと一体のLDの交換、あるいは外部LDの交換等の適切な対応をとることが可能になる。

【0029】

【発明の効果】以上説明したように本発明は、内部フォトダイオードの受光出力と外部フォトダイオードの受光出力とに基づいて、いずれか一方のフォトダイオードの異常を判定し、その判定結果に基づいて内部PD又は外部PDのいずれか一方による出力制御回路を選択してLDの電流制御回路の制御を選択し、かつ異常の判定結果に基づいてLDへの電流供給を停止する構成としているので、内部PDの異常、あるいは外部PDの異常を適正に判定するとともに、異常が生じていない側のPDを用いてLDの出力制御を行うとともに、その後においてもLDの適正な出力制御が実現されない場合に、LDへの電流供給を停止して、LDに過大電流が供給されることを未然に防止し、LDの破損を未然に防止してLDを確実に保護することが可能となる。

【図面の簡単な説明】

【図1】本発明をレーザ走査装置に適用した全体構成図である。

【図2】本発明の第1の実施形態のレーザ走査装置とプリントコントローラの主要部のブロック回路図である。

【図3】LDの電流-強度特性を示すグラフである。

【図4】第1の実施形態におけるPDの異常判定動作を説明するためのフローチャートである。

【図5】異常判定時の動作を説明するためのフローチャートである。

【図6】本発明の第2の実施形態のレーザ走査装置とプリントコントローラの主要部のブロック回路図である。

【図7】第2の実施形態におけるPDの異常判定動作を説明するためのフローチャートである。

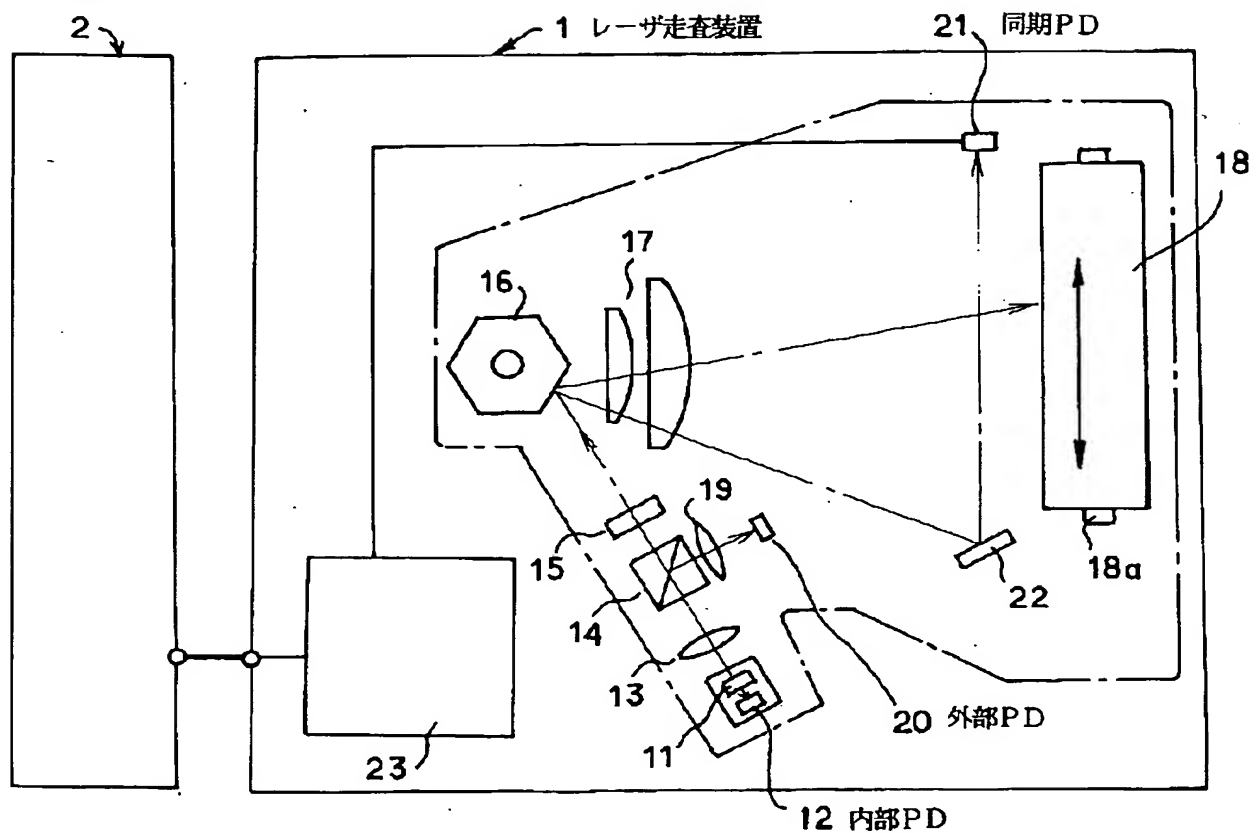
【符号の説明】

- 1 レーザ走査装置
- 2 プリントコントローラ
- 11 LD (半導体レーザ)
- 12 内部PD (内部フォトダイオード)
- 16 ポリゴンミラー
- 18 感光ドラム
- 20 外部PD (外部フォトダイオード)

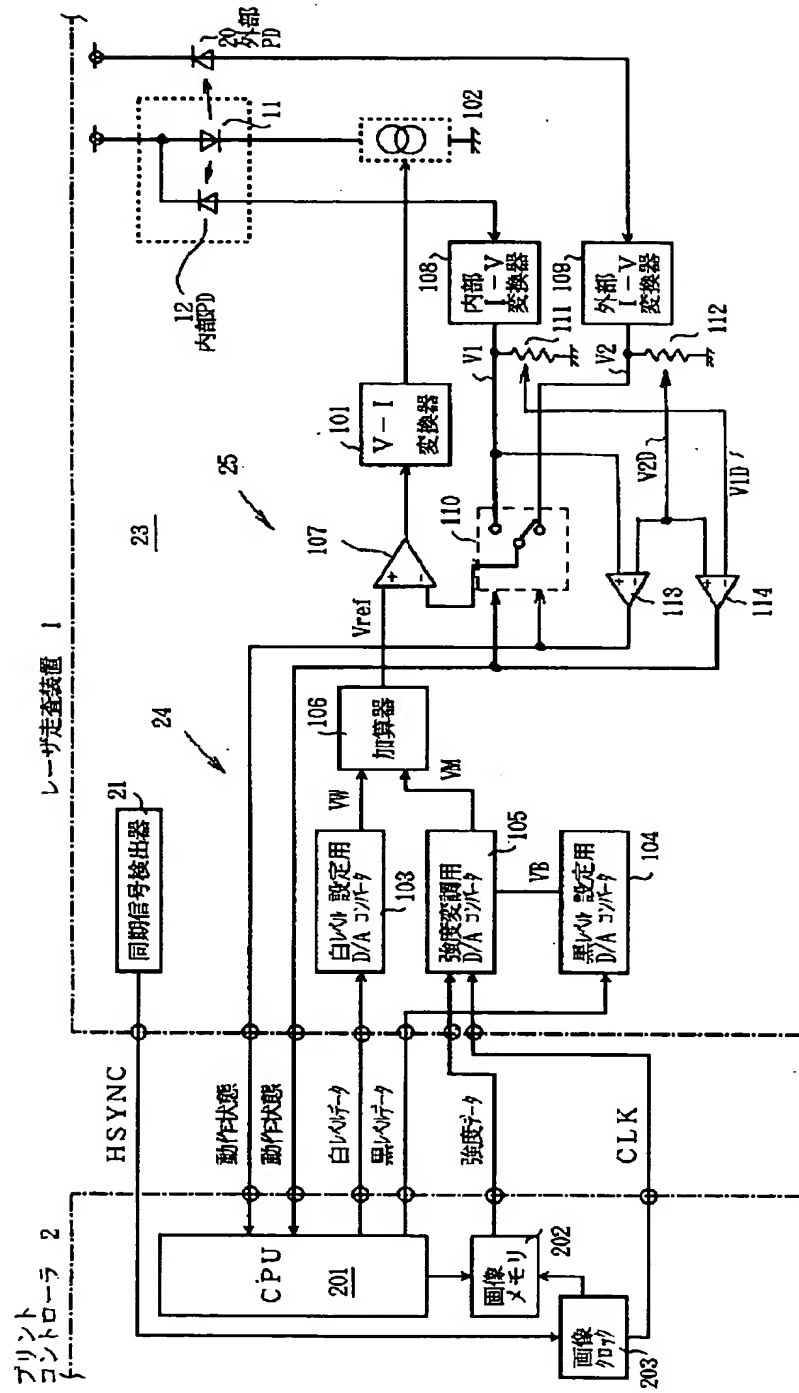
- | | |
|----------------------|----------------|
| 21 同期PD (同期フォトダイオード) | 109 外部I-V変換器 |
| 101 V-I変換器 | 110 選択スイッチ |
| 102 供給駆動電流源 | 111 第1可変抵抗器 |
| 103 白レベル設定用D/Aコンバータ | 112 第2可変抵抗器 |
| 104 黒レベル設定用D/Aコンバータ | 113 第2コンパレータ |
| 105 強度変調用D/Aコンバータ | 114 第3コンパレータ |
| 106 加算器 | 115 内部A/Dコンバータ |
| 107 第1コンパレータ | 116 外部A/Dコンバータ |
| 108 内部I-V変換器 | |

【図1】

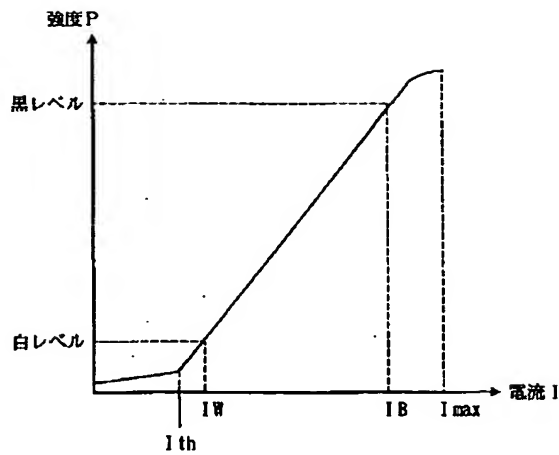
プリントコントローラ



【図2】

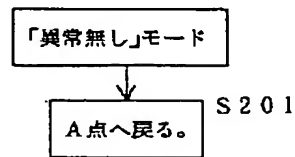


【図3】

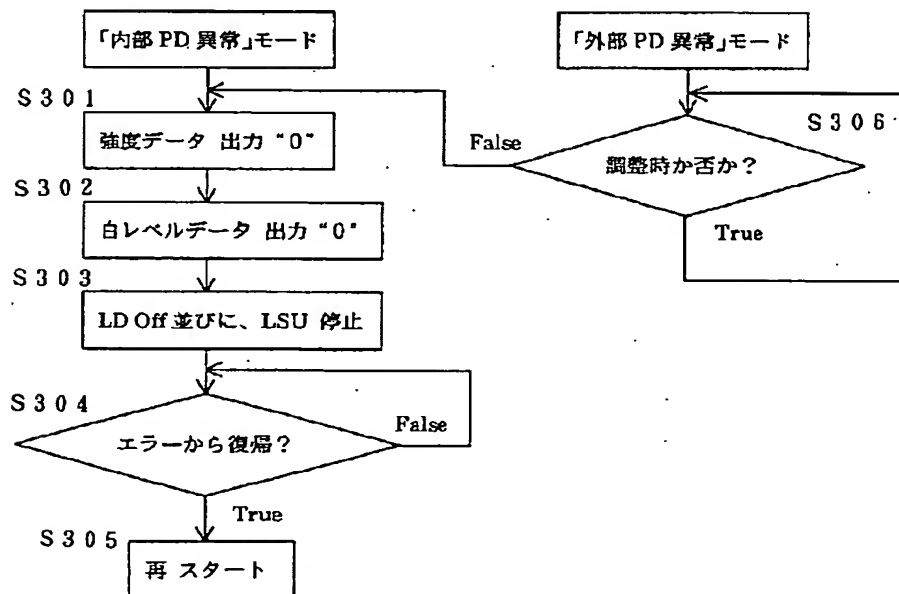


【図5】

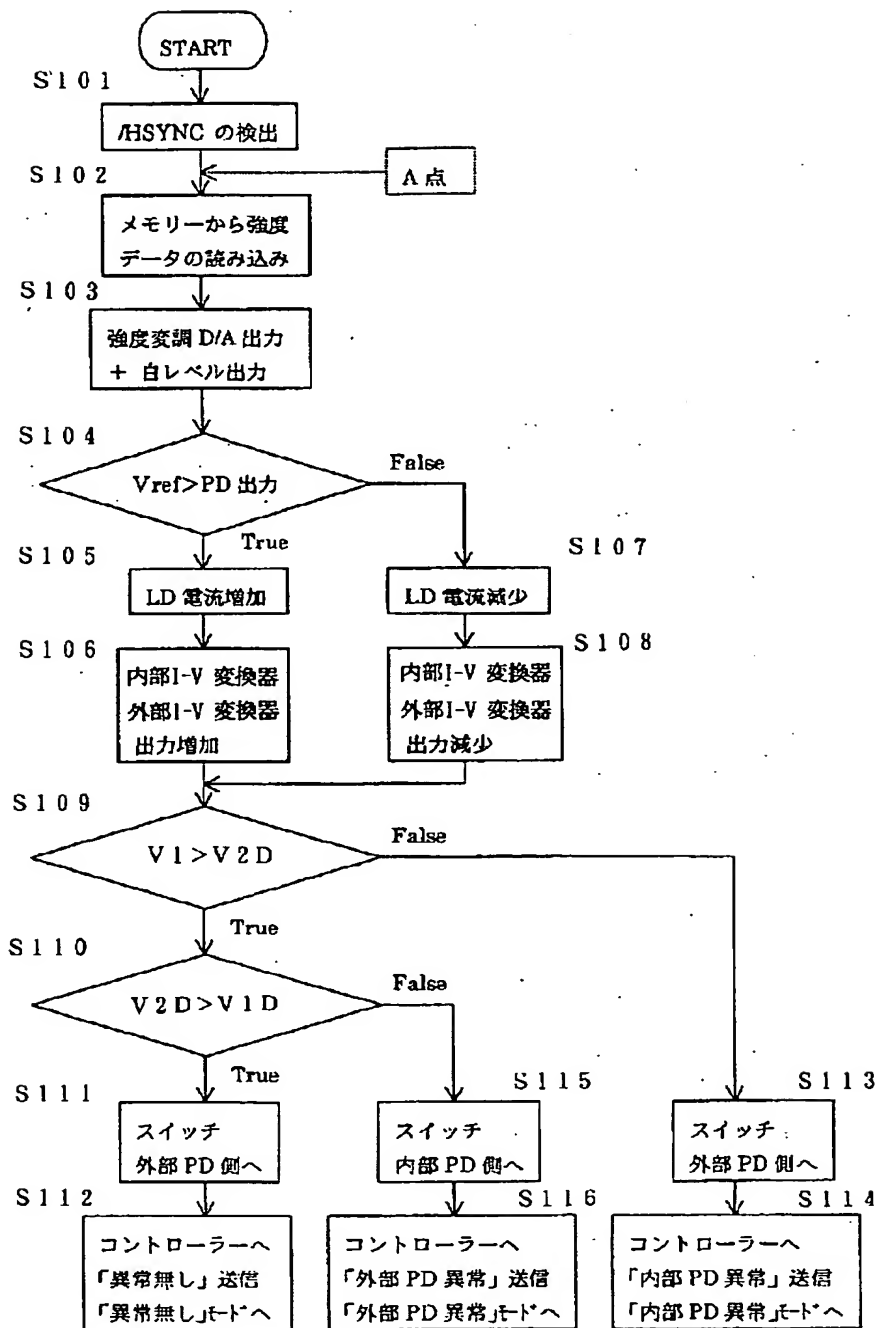
(a)



(b)

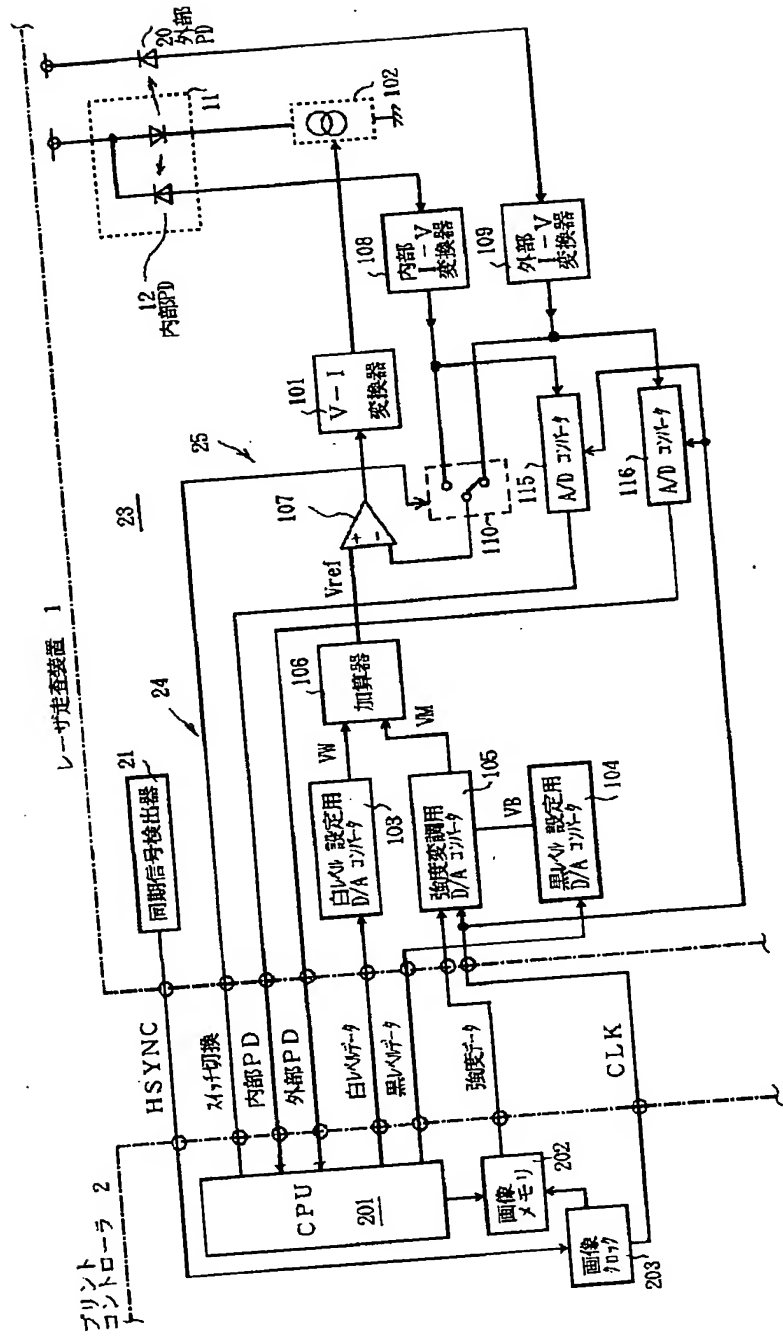


【図4】

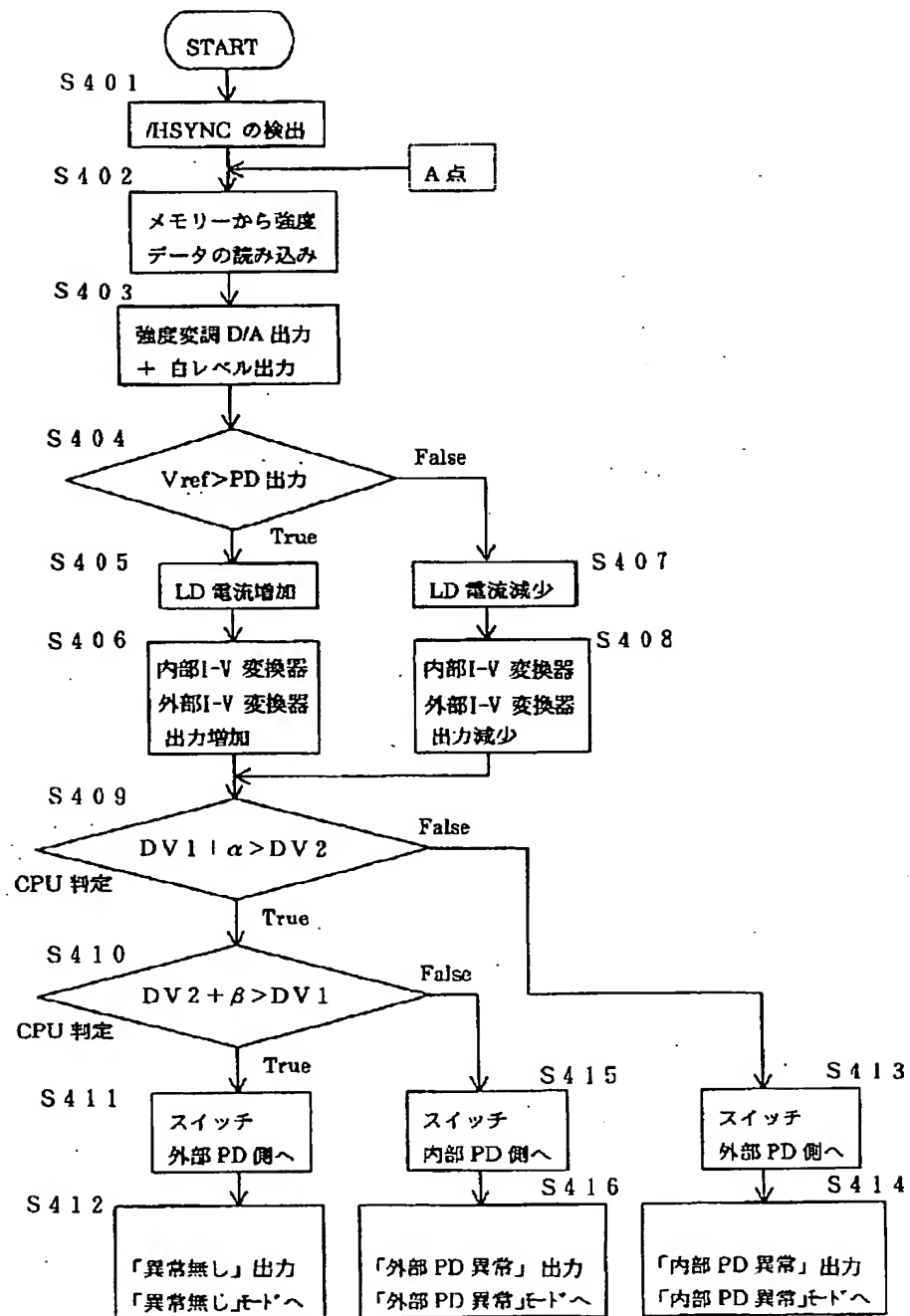


(12)

【図6】



【図7】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成14年3月12日(2002.3.12)

【公開番号】特開2000-206435(P2000-206435A)

【公開日】平成12年7月28日(2000.7.28)

【年通号数】公開特許公報12-2065

【出願番号】特願平11-7673

【国際特許分類第7版】

G02B 26/10

H01S 5/0683

H04N 1/113

【F I】

G02B 26/10 Z

H01S 3/18 637

H04N 1/04 104 Z

【手続補正書】

【提出日】平成13年10月17日(2001.10.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】一方、前記APC回路部25では、前記内部PD12がLD11のレーザ光を検出して出力する電流を入力とする内部I-V変換器108と、前記外部PD20がLDのレーザ光を検出して出力する電流を入力とする外部I-V変換器109を備えている。前記各I-V変換器108、109の出力端は、それぞれの出力電圧を選択するための選択スイッチ110の選択接点に接続されており、この選択スイッチ110で選択された側の電圧が前記第1コンパレータ107の負入力端に入力されるように構成されている。また、前記内部I-V変換器108で変換した電圧V1を分圧するための第1

可変抵抗器111と、前記外部I-V変換器109で変換した電圧V2を分圧するための第2可変抵抗器112が設けられている。そして、前記内部I-V変換器108の出力電圧V1と前記第2可変抵抗器111の分圧電圧V2Dはそれぞれ第2コンパレータ113の正入力端、負入力端に入力され、前記第1可変抵抗器111の分圧電圧V1Dと第2可変抵抗器112の分圧電圧V2Dはそれぞれ第3コンパレータ114の負入力端、正入力端に入力されている。前記第2コンパレータ113の出力は、前記内部PD12の動作状態を示す内部動作状態信号として、また前記第3コンパレータ114の出力は、前記外部PD20の動作状態を示す外部動作状態信号として、それぞれ前記選択スイッチ110と、前記プリントコントローラ2に入力される。なお、前記内部PD12及び外部PD20が正常なときには、前記電圧V1、V1D、V2Dの間には、 $V1 > V2D > V1D$ の関係を満たすように、前記各可変抵抗器111、112を設定している。